

この度は弊社製品をご購入頂き誠に有難うございます。

はじめに、必ず本紙と取扱説明書をお読みご理解した上でご利用ください。

本冊子はいつでも見られる場所に大切に保管してください。

【ご利用にあたって】

1. 本製品のデザイン・機能・仕様は性能や安全性の向上を目的に予告なく変更することがあります。
2. 本製品は著作権及び工業所有権によって保護されており、全ての権利は弊社に帰属します。

【限定保証】

1. 弊社は本製品が頒布されているご利用条件に従って製造されたもので、付属の取扱説明書に記載された動作を保証致します。
2. 本製品の保証期間は購入戴いた日から1年間です。

【保証規定】

保証期間内でも次のような場合は保証対象外となり有料修理となります

1. 火災・地震・第三者による行為その他の事故により本製品に不具合が生じた場合
2. お客様の故意・過失・誤用・異常な条件でのご利用で本製品に不具合が生じた場合
3. 本製品及び付属品のご利用方法に起因した損害が発生した場合
4. お客様によって本製品及び付属品へ改造・修理がなされた場合

【免責事項】

弊社は特定の目的・用途に関する保証や特許権侵害に対する保証等、本保証条件以外のものは明示・黙示に拘わらず一切の保証は致し兼ねます。また、直接的・間接的損害金もしくは欠陥製品や製品の使用方法に起因する損失金・費用には一切責任を負いません。損害の発生についてあらかじめ知らされていた場合でも保証は致しかねます。

本製品は「現状」で販売されているものであり、使用に際してはお客様がその結果に一切の責任を負うものとします。弊社は使用または使用不能から生ずる損害に関して一切責任を負いません。

保証は最初の購入者であるお客様ご本人にのみ適用され、お客様が転売された第三者には適用されません。よって転売による第三者またはその為になすお客様からのいかなる請求についても責任を負いません。

本製品を使った二次製品の保証は致しかねます。

製品をご使用になった時点で上記内容をご理解頂けたものとさせていただきます

ご理解頂けない場合、未使用のまま商品到着後、1週間以内に返品下さい。代金をご返金致します。尚、返品の際の送料はお客様ご負担となります。ご了承下さい。

北斗電子製 CPU ボード **HSB タイプ F** は、フラッシュメモリを内蔵したルネサステクノロジ製 F-ZTAT™ を実装した評価用 CPU ボードシリーズです。F-ZTAT™ の特徴を活かした F-ZTAT™ 書換えインターフェースと、シンプルながらも CPU 拡張バスや I/O バス、評価用 LED やスイッチ、さらにモード切替スイッチを実装し、すぐに活用が可能です。CPU の実装方法は、半田付けでの直付け仕様とルネサステクノロジ純正フル ICE 用指定ソケットを使用したソケット仕様からお選び下さい。(ソケット仕様: 型名末尾に **-S**)

製品内容

CPU ボード	1 枚
DC 電源ケーブル	1 本
※2P コネクタ片側圧着済み 30cm	
回路図	1 部
取扱説明書(本誌)	1 部

CPU ボード

製品型名と実装CPUは次の通りとなります。

ボード上に記載された製品型名は下表シリーズ共通となりますので、製品型名は下表に則り、実装CPU天面に印字されたマーク型名でご確認下さい。

CPUボード型名	実装CPUマーク型名	内蔵 ROM	内蔵 RAM	ボード電源電圧	クロック	他
HSB8S2367F	HD64F2367VF33	384KB	24KB	DC+3.3V	19.6608MHz	A/D入力 入力抵抗: 1MΩ 入力電圧範囲: 0~AVREF

ソケット仕様時	ボード外寸
実装 CPU パッケージ: FP-128B	91.5×91.5mm 弊社規格サイズ B
実装ソケット型名: NQPAK128RD (東京エレクトロ)	

【実装コネクタと適合コネクタ】

コネクタ	実装コネクタ型名	メーカー	極数	適合コネクタ	メーカー
J1 CPU 拡張バス	H310-050P	Conser	50	FL50A2FOG 準拠	OKI 電線または準拠品
J2 F-ZTAT プログラム I/F	FL20A2MA	OKI 電線	20	FL20A2FO 準拠	OKI 電線または準拠品
J3 DC 電源入力	CLP2502-0101	SMK	2	W-A3202-2B#01	SMK
J4 I/O	H310-034P	Conser	34	FL34A2FO 準拠	OKI 電線または準拠品
J5 H-UDI	H310-014P	Conser	14	FL14A2FO 準拠	OKI 電線または準拠品
J6 I/O	H310-050P	Conser	50	FL50A2FOG 準拠	OKI 電線または準拠品

J1・J2・J4・J5・J6はMIL規格準拠 2.54 ピッチボックスプラグ(切欠き中央1箇所)を使用しております。記載メーカー以外でご利用可能な場合もございます。

【スイッチ・ジャンパ】

スイッチ	信号名	備考
SW1-1	1 MD0	モード選択スイッチ (動作モード表参照)
SW1-2	2 MD1	
SW1-3	5 MD2	
SW1-4	104 Vref	A/D変換基準電圧入力 ON: 基板 Vcc OFF: コネクタ J6 41P より
SW2	30 PA4/A20/*IRQ4	評価用スイッチ (押すと"L"信号発生)
SW3	31 PA5/A21/*IRQ5	
SW4	32 PA6/A22/*IRQ6	
SW5	33 PA7/A23/CS7/*IRQ7	
SW6	85 *RES	リセット
J8	34 EMLE	オンチップエミュレーションイネーブル端子 デバッグ時 オープン (EMLE=L)※その他はショート★

※製品出荷時は★印の設定でジャンパプラグを設定しております。

【評価用 LED】

D1	57	PE0/D0
D2	58	PE1/D1
D3	59	PE2/D2
D4	60	PE3/D3
D5	61	PE4/D4
D6	62	PE5/D5
D7	63	PE6/D6
D8	65	PE7/D7

信号名にはCPU端子番号が付
記されています

【動作モード】H8SB2367F の動作モードは下記の通りです

動作モード		CPU 動作	外部データバス幅		内蔵	MD2	MD1	MD0
			初期値	最大値	ROM	SW1-3	SW1-2	SW1-1
1	アドバンスト	拡張モード	16ビット	16ビット	無効	0 ON	0 ON	1 OFF
2		拡張モード	8ビット	16ビット	無効	0 ON	1 OFF	0 ON
3		ブートモード	-	16ビット	有効	0 ON	1 OFF	1 OFF
4		拡張モード	8ビット	16ビット	有効	1 OFF	0 ON	0 ON
7		シングルチップモード	-	16ビット	有効	1 OFF	1 OFF	1 OFF
オンボードプログラミングモード		ブートモード*			有効	0 ON	1 OFF	1 OFF

*ユーザプログラムモードは、ソフトウェアで制御ビットを設定します(詳細はハードウェアマニュアルをご覧ください)

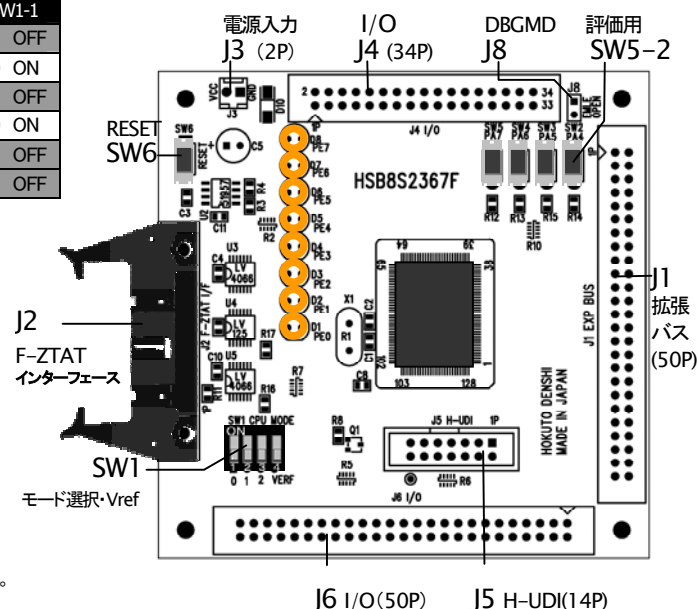
【備考】

- SW1-4 を ON で VREF を J6 41 番へ供給すると、CPU を破損する恐れがあります。
- EMLE 端子切替ジャンパ J8 はオンチップエミュレーション機能を使用したデバッグをする場合、オープンでご利用下さい。(オープン時 EMLE=L)
- コネクタ J1・J4・J6 は CPU 反対面実装ですので切欠き位置・ピン番号にご留意下さい。
- J2 は内蔵 ROM へのプログラム書込み用インターフェースです(オンボードプログラミングモード)弊社オンボードプログラム FLASH2・FLASHMATESV1 等でのご利用が可能です。弊社オンボードプログラムのプログラム側設定でブートモードへの自動制御が可能です。(信号表参照)

F-ZTAT™ は株式会社ルネサステクノロジの商標です。

CPU 側仕様は、必ずルネサステクノロジ当該 CPU ハードウェアマニュアルをご確認下さい。

※ 弊社の CPU ボードの仕様は全て使用している CPU の仕様に基づいております。CPU の仕様に関しましては製造元にお問い合わせ下さい。
弊社の製品は、予告無しに仕様および価格を変更する場合がありますので、御了承下さい。

ボード配置図

【コネクタ信号表】（信号名には CPU 端子番号が付記されています。*は負論理です。NC は未接続です。）

J1 拡張バス (50P)

No.	信号名	No.	信号名
1	GND	2	GND
3	97 PG0/*CS0	4	80 PF3/*LWR
5	77 PF1/*WAIT/*OE	6	98 PG1/*CS1
7	38 NMI	8	85 *RES
9	119 P50/TxD2/*IRQ0	10	101 PG2/*CS2/*RAS2
11	118 PG6/*BREQ	12	117 PG5/*BACK
13	81 PF4/*HWR	14	82 PF5/*RD
15	83 PF6/*AS	16	102 PG3/*CS3/*RAS3
17	87 PF7/φ	18	30 PA4/A20/*IRQ4
19	29 PA3/A19	20	28 PA2/A18
21	27 PA1/A17	22	25 PA0/A16
23	24 PB7/A15	24	23 PB6/A14
25	22 PB5/A13	26	20 PB4/A12
27	19 PB3/A11	28	18 PB2/A10
29	17 PB1/A9	30	16 PB0/A8
31	15 PC7/A7	32	14 PC6/A6
33	13 PC5/A5	34	11 PC4/A4
35	10 PC3/A3	36	9 PC2/A2
37	8 PC1/A1	38	7 PC0/A0
39	76 PD7/D15	40	75 PD6/D14
41	74 PD5/D13	42	73 PD4/D12
43	72 PD3/D11	44	71 PD2/D10
45	70 PD1/D9	46	69 PD0/D8
47	VCC	48	VCC
49	GND	50	GND

J6 I/O バス (50P)

No.	信号名	No.	信号名
1	GND	2	GND
3	128 P30/TxD0/IrTxD	4	126 P32/RxD0/IrRxD/SDA1
5	124 P34/SCK0/SCK4/SDAC	6	GND
7	VCC	8	NC
9	NC	10	NC
11	GND	12	VCC
13	119 P50/TxD2/*IRQ0	14	120 P51/RxD2/*IRQ1
15	121 P52/SCK2/*IRQ2	16	GND
17	VCC	18	118 PG6/*BREQ
19	117 PG5/*BACK	20	116 PG4/*CS4/*BREQ0
21	114 P95/AN13/DA3	22	GND
23	113 P94/AN12/DA2	24	GND
25	112 P47/AN7/(/*IRQ7)	26	GND
27	111 P46/AN6/(/*IRQ6)	28	GND
29	110 P45/AN5/(/*IRQ5)	30	GND
31	109 P44/AN4/(/*IRQ4)	32	GND
33	108 P43/AN3/(/*IRQ3)	34	GND
35	107 P42/AN2/(/*IRQ2)	36	GND
37	106 P41/AN1/(/*IRQ1)	38	GND
39	105 P40/AN0/(/*IRQ0)	40	GND
41	104 Vref	42	GND
43	94 P81/TxD3	44	93 P83/RxD3
45	79 PF2/*CS6/*LCAS	46	78 PF1/*CS5/*UCAS
47	VCC	48	VCC
49	GND	50	GND

J2 F-ZTAT™ インターフェース (20P)

No.	プログラマ 信号名	信号名	No.	プログラマ 信号名
1	*RES	85 *RES	2	GND
3	FWE	ブートモード(回路図: FWE)	4	GND
5	MD0	NC	6	GND
7	MD1	NC	8	GND
9	I/O0	NC	10	GND
11	I/O1	NC	12	GND
13	I/O2	NC	14	GND
15	TXD	127 P31/TxD1	16	GND
17	RXD	125 P33/RxD1/SCL1	18	VIN1
19	SCK	123 P35/SCK1/SCL0/(/*OE)	20	VIN

本ボードを弊社オンボードプログラマで使用時の
端子設定は次の通りとなります <ブートモード>

端子設定項目	設定	コネクタ	接続端子
MD0	Z	5 番	NC
MD1	Z	7 番	NC
FWE	H	3 番	FWE
I/O0	Z	9 番	NC
I/O1	Z	11 番	NC
I/O2	Z	13 番	NC

CPU 側ブートモード時の端子処理は次の通りです。

MD2=0 MD0・MD1・FWE=1

対応プログラマ:

**FLASH2
FLASHMATE5V1
FM-ONE**

左記接続でご利用の場合、書込終了
時書込まれたプログラムがリセットス
タート致しますので、CPU ボード側ス
イッチは動作モードの設定でご利用
戴きます様お勧めします。

(動作モード表参照)

J4 I/O バス (34P)

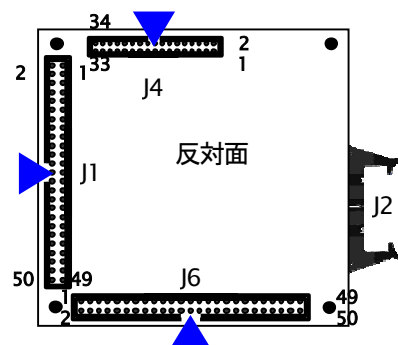
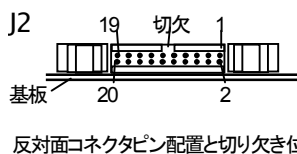
No.	信号名	No.	信号名
1	GND	2	GND
3	NC	4	NC
5	65 PE7/D7	6	63 PE6/D6
7	62 PE5/D5	8	61 PE4/D4
9	60 PE3/D3	10	59 PE2/D2
11	58 PE1/D1	12	57 PE0/D0
13	56 P85/SCK3	14	55 P27/P07/TIOCB5
15	54 P26/P06/TIOCA5	16	53 P25/P05/TIOCB4/TMO1
17	52 P24/P04/TIOCA4/TMO0/RxD4	18	51 P23/P03/TIOCD3/TMCL1/TxD4
19	50 P22/P02/TIOCC3/TMCL10	20	49 P21/P01/TIOCB3/TMR11
21	48 P20/P00/TIOCA3/TMR10	22	47 P17/P015/TIOCB2/TCLKD
23	46 P16/P014/TIOCA2	24	45 P15/P013/TIOCB1/TCLKC/*DACK1
25	44 P14/P012/TIOCA1/*DACK0	26	43 P13/P011/TIOCD0/TCLKB/*TEND1
27	NC	28	42 P12/P010/TIOCC0/TCLKA/*TEND0
29	41 P11/P09/TIOCB0/*DREQ1	30	40 P10/P08/TIOCA0/*DREQ0
31	VCC	32	VCC
33	GND	34	GND

J5 H-UDI (14P)

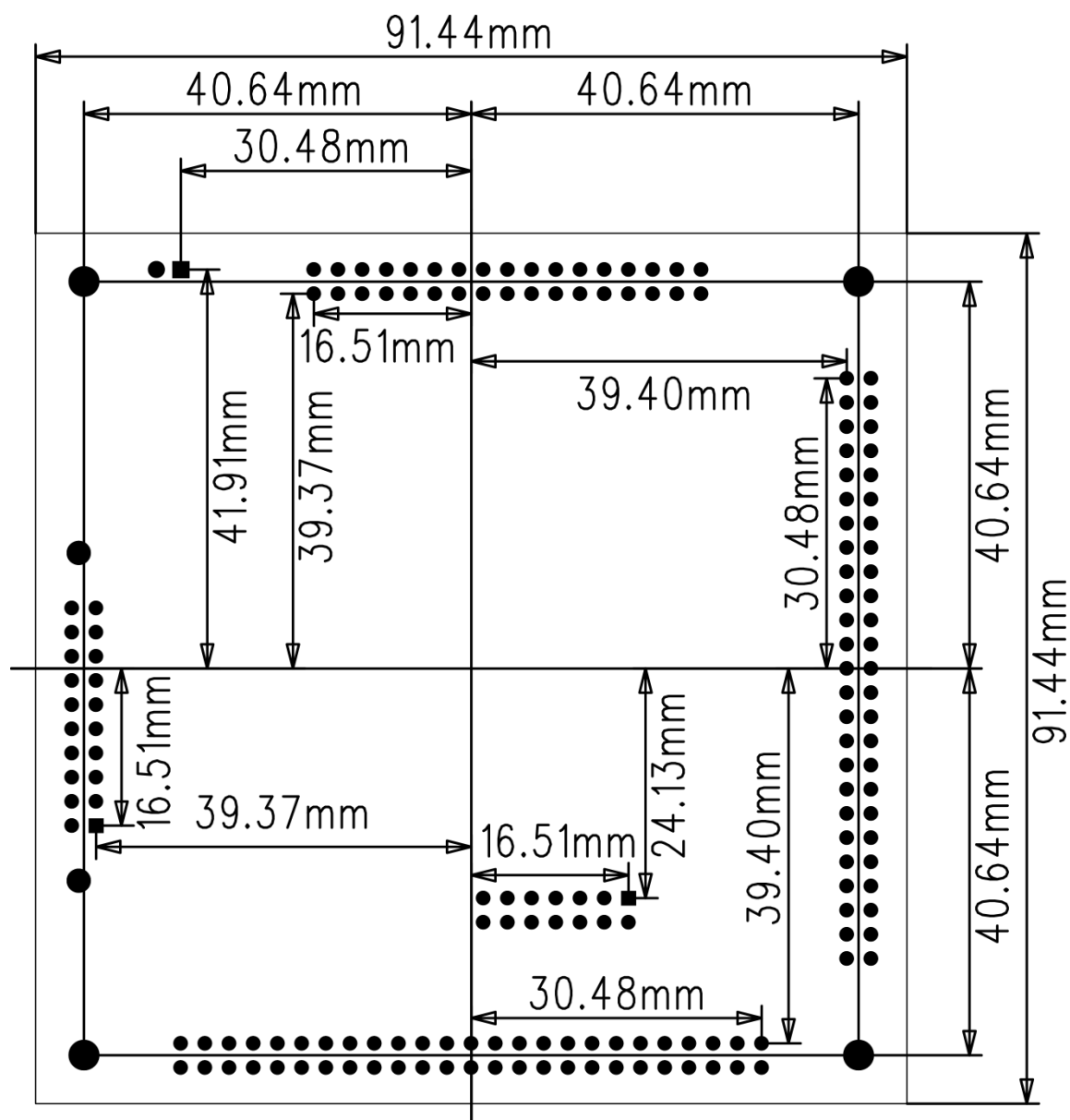
No.	信号名	No.	信号名
1	116 PG4/CS4/*BREQ0	2	GND
3	122 P53/*ADTRG/*IRQ3	4	GND
5	37 WDT0VF	6	GND
7	(RES)	8	Vcc
9	117 PG5/*BACK	10	GND
11	118 PG6/*BREQ	12	GND
13	85 *RES	14	GND

オンチップエミュレーション対応デバッグインターフェースで
す。ルネサステクノロジ製 E10A-USB がご利用可能です。

デバッグ時: J8 オープン



【寸法図】



【評価用 SW・LED 回路図】

